

画像処理IC:ソニー製デジタルカメラα9III搭載 CXD4203GG構造解析レポート



α 9III (ILCE-9M3)

引用: <https://www.sony.jp/ichigan/products/ILCE-9M3/>



パッケージ

概要

- ・2024年1月にソニーから発売されたα9IIIは、グローバルシャッター方式のフルサイズイメージセンサーを世界で初めて搭載したデジタル一眼カメラです。
 - ・このカメラには、画像処理エンジンのBIONZ XR、AIプロセッシングユニットとともに、画像処理ICのCXD4203GGが搭載されています。
- 本レポートはこのCXD4203GGの構造、レイアウト解析を行い、その詳細を解析したレポートになります。

製品特徴

型番: CXD4203GG 製品リリース日: 2024年1月 (製品発売)

- ・有効約2460万画素メモリ内蔵フルサイズ積層型CMOSイメージセンサー「Exmor RS」に「グローバルシャッター方式」を採用
- ・画像処理エンジンBIONZ XRとの組み合わせで、有効約2460万画素データ量での最高約120コマ/秒の高速連写が可能

レポート内容・結果概要 (レポートの目次はP.2を参照)

- ・パッケージはPOP (Package On Package) メモリ+CXD4203GGがスタックされている
- ・CXD4203GGはイメージセンサーと画像処理エンジンBIONZの間に配置されている
- ・チップはSRAMの割合が多く、スタックされているメモリのRAWデータ制御に使用されていると推定
- ・構造解析の結果から、チップのFabやプロセス情報を記載
- ・製造コスト、開発期間試算

レポート価格

価格: ¥850,000 (税抜)

発注後1weekで納品

レポートからの抜粋(1)

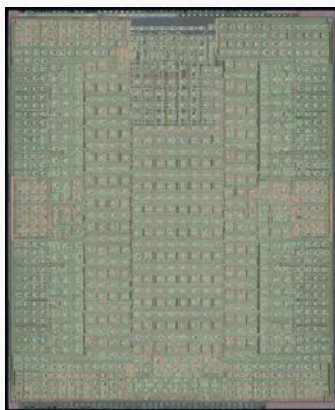
目次

		Page
1. デバイスサマリー	...	3
2. 解析まとめ	...	4
3. 製品外観観察		
3-1. 実装基板	...	11
3-2. パッケージ観察	...	12
3-3. X線観察	...	16
4. チップ外観観察		
4-1. チップ観察	...	17
4-2. Pad観察	...	19
5. 断面構造解析	...	23
6. 平面構造解析		
6-1. チップ写真	...	31
6-2. メモリ容量算出	...	32
6-3. ゲート規模算出	...	41
6-4. 占有率算出	...	67
7. 機能推定		
7-1. マクロ情報	...	68
7-2. マクロの特定 RAW Data Controller	...	69
7-3. マクロの特定 RAW Data Buffer	...	70
7-4. マクロの特定 Output Data Controller	...	71
7-5. マクロの特定 PLL	...	72
7-6. マクロの特定 DDR PHY x16	...	73
7-7. マクロの特定 DDR PHY Controller	...	74
7-8. マクロの特定 SLVS-EC Rx PHY	...	75
7-9. マクロの特定 SLVS-EC Rx Soft-macro	...	76
7-10. マクロの特定 SLVS-EC Tx PHY	...	77
7-11. マクロの特定 SLVS-EC Tx Soft-macro	...	78
7-12. マクロの特定 SLVS-EC Tx Controller	...	79
7-13. マクロの特定 SLVS-EC Rx Controller	...	80
7-14. コスト見積	...	81
7-15. 開発コスト	...	82
7-16. 実装基板	...	84

レポートからの抜粋(2)



α 9III搭載基板



CXD4203GGチップ写真

条件

- ① プロセス
- ② 取得数
- ③ ウエハ価格
- ④ 歩留条件
- ⑤ PKG

コスト試算

ダイコスト
パッケージコスト
テストコスト

デバイスのトータルコスト
推定チップ単価

